

PATENT  
0941-0760P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: HO, Chin-Wei Conf.:  
Appl. No.: NEW Group:  
Filed: June 23, 2003 Examiner:  
For: PRINTED CIRCUIT BOARD ASSEMBLY

L E T T E R

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

June 23, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
TAIWAN, R.O.C.	091114185	June 27, 2002

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By Joe McKinney Muncy  
Joe McKinney Muncy, #32,334

P.O. Box 747  
Falls Church, VA 22040-0747  
(703) 205-8000

KM/sll  
0941-0760P

Attachment(s)

(Rev. 04/29/03)



HO, Chin-We,  
June 23, 2003  
BSCB, LID  
1032052000  
0941-0760P  
10F1

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申 請 日 期：西元 2002 年 06 月 27 日  
Application Date

申 請 案 號：091114185  
Application No.

申 請 人：宏達國際電子股份有限公司  
Applicant(s)

局 長

Director General

蔡 練 生

發文日期：西元 2003 年 6 月 9 日  
Issue Date

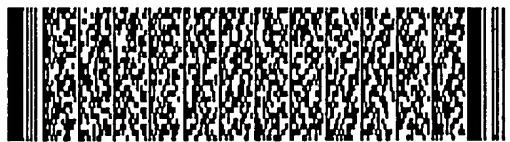
發文字號：09220560840  
Serial No.

申請日期：	案號：
類別：	

(以上各欄由本局填註)

## 發明專利說明書

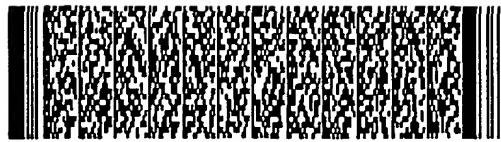
一、 發明名稱	中文	印刷電路板
	英文	
二、 發明人	姓名 (中文)	1. 何錦璋
	姓名 (英文)	1. Chin Wei HO
	國籍	1. 中華民國
	住、居所	1. 桃園縣八德市桃鶯路鶯鳴一巷48號5樓
三、 申請人	姓名 (名稱) (中文)	1. 宏達國際電子股份有限公司
	姓名 (名稱) (英文)	1.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 桃園市龜山工業區興華路23號
	代表人 姓名 (中文)	1. 王雪紅
代表人 姓名 (英文)	1.	



四、中文發明摘要 (發明之名稱：印刷電路板)

一種印刷電路板，利用印刷電路板之內層數量控制，以達到不同板厚，使電子元件在組裝空間上達到降低高度，避免與機構干涉。另於複雜接腳之電子零件上，可增加內層數量使其接線可順利接通。

英文發明摘要 (發明之名稱：)



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

## 五、發明說明 (I)

### 發明領域：

本發明係有關於一種印刷電路板，特別係有關於一種階梯式電路板，適用於所有電子產品中，利用印刷電路板為基礎，且做為電子元件組裝及佈線之軟式、硬式、軟硬式複合板之印刷電路板。

### 發明背景：

現代的電子產品，均要求輕、薄、短、小，為達到此目的，就必須充分利用產品內部空間。然而傳統的印刷電路板都為平板式，無法滿足嚴苛且複雜的空間要求。有時為了配合結構上之要求，必須在印刷電路板佈局上犧牲部份空間，也因此浪費了寶貴的空間。

一般來說，印刷電路板有單面板、雙面板、及多層板。其中單面板其電子零件集中於一面，因此在零件之佈局上有許多嚴格的限制，同時佈線時線路亦不可交叉而需額外增加跳線(Jumper wire)，因此只有早期之電路使用單面板。隨著科技進步，雙面板也逐漸被使用，使用雙面板時，在兩面間要有適當的電路連接，該電路間的「橋樑」叫做導孔(via)。導孔是印刷電路板上充滿或塗上金屬之貫穿小洞，它可以使兩面的導線相連接。因為雙面板的使用面積比單面板大了一倍，而且佈線可以互相交錯，因此雙面板比單面板更適合使用在複雜的電路上。現今之印刷電路板為了增加可以佈線的面積，於是又產生了多層板，多層板是利用許多單或雙面之佈線層、使用數片雙面板於每層間放進一層絕緣層後壓合而組成。印刷板之

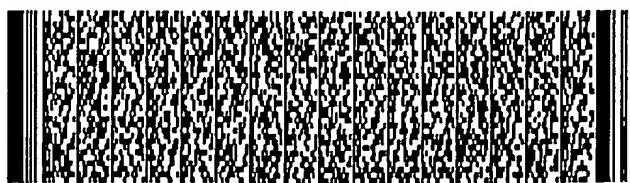


## 五、發明說明 (2)

層數就代表了有幾層獨立之佈線層，通常層數都是偶數。而欲連接多層板之電路時，也是利用先前所使用之導孔技術，導孔必須穿過整個印刷電路板內之層，使其相互導通。但若只是想連接其中某些層，則導孔只要穿過某幾層即可，不須穿過所有的層，以在印刷電路板佈線技術中，我們可以增加層數使佈線面積增加。因此在複雜的佈線區域，要增加層數，相對地，在較簡單的佈線區，我們可以減少層數，使電路板厚度減少，以讓高度較高的電子零件能裝置於整個產品之機構中，例如電路中，電源供應區域最常使用到，因為電源電路所使用之電子零件，一般較為高大，通常需要較多的組裝空間。

依據以上之技術發展，一種印刷電路板的設計，是強烈地被現在電子產品所需要，當電路佈線密集區域，可彈性增加層數，以利接通導線，當電路佈線簡單，電子元件高大時，可減少層數，以利電子元件組裝空間。一塊印刷電路板是有高有低有軟有硬，可依設計需求調整。

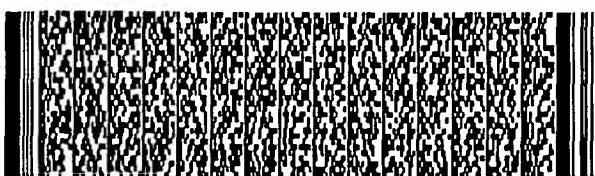
參見第1A及1B圖。第1A圖為一傳統印刷電路板之示意圖，包含：傳統印刷電路板102；以及電子元件104、106。傳統印刷電路板之基材皆為同一厚度，無法彈性地減少板厚，在組裝厚度較低之電子零件104時，較不會有問題產生，而厚度較高之電子零件106在有限空間內卻無法順利地佈局或組裝。此時，必須增加印刷電路板之面積，或是增加整個電子產品之內部空間，才能順利將全部之電子元件佈局組裝完成，因而造成了印刷電路板面積之



### 五、發明說明 (3)

浪費，亦使得成本提昇。此即無法使電子產品內部空間得到充分之利用，無法更加地縮小電子產品之體積。第1B圖所示為一外蓋與傳統印刷電路板之組裝分解圖，102為傳統多層印刷電路板、104、106為一電子元件、108為一外蓋、及110為外蓋內側突出部份。因傳統印刷電路板102之基材厚度相同，無法彈性降低板厚，在欲蓋上外蓋108時，電子元件104將會與外蓋內側突出部份110互相干涉，所以必須使電子元件104避開外蓋內側突出部份110，也因此外蓋內側突出部份110之下方將無法放置電子元件，造成空間之浪費，甚至某些厚度較高之電子元件106，組裝時會與外蓋108互相抵觸，造成根本無法組裝之困境。所以，當有複數個電子元件及複數個外蓋內側突出部份時，所有會與機構相互干擾之區域，電子元件均必須避開，則會造成電子元件無充分的空間可供佈局運用，因此必須使印刷電路板102之面積增大，故較為浪費印刷電路板102之材料。甚至是要增高外蓋108之高度，才能夠讓電子元件106得以順利組裝，因此則無法達成縮小電子產品之目的。

另外，在較複雜電子元件之接點於佈線時，傳統之印刷電路板無法以彈性增加印刷電路板內層之方式來分散接連。因此，必須同時增加整個印刷電路板之層數以達成目的，此則又造成了印刷電路板板材的浪費以及成本的提高。而且，此又造成了電子產品的體積增大，無法達到縮小電子產品體積之目的。



## 五、發明說明 (4)

### 發明簡述：

為解決上述之問題，本發明提供一種印刷電路板，係利用印刷電路板之內層數量控制，以達到不同之板厚。依據本發明之一目的，即在某些高度要求較為嚴苛之區域，使其板厚小於整個印刷電路板之板厚。更詳而言之，即在會與機構相互干擾之區域，使該區域之基板層數小於整個印刷電路板之基板層數，例如在該基板上設置一孔洞，因此，則欲裝置於該區域之電子元件則不需避開該機構，使電子元件在組裝空間上達到降低高度，避免與機構干涉之目的。

另外，依據本發明之另一目的，在於複雜接腳之電子零件上，區域性地增加內層數量，使其接線可順利接通。更詳而言之，即在某些欲裝置較複雜接腳之電子元件區域，可以適度地增加內層數量，使該電子元件得以接通，而不需要為了配合此類複雜接腳之電子零件，而增加整體印刷電路板之基板層數。

因此，本發明之優點在於可彈性減少印刷電路板之內層數量，有效地降低板厚，使厚度較高之電子元件有充份組裝之空間可利用。也就是說，可以大量節省印刷電路板之面積，亦即節省印刷電路板板材，便得以有效地降低成本。本發明亦可彈性增加印刷電路板之內層數量，以增加板厚，使複雜接腳之電子零件於佈線時，得以順利分散接連。

根據本發明之一印刷電路板，是一多層印刷電路板，



## 五、發明說明 (5)

該印刷電路板上具有至少一個區域其基板層數小於整個印刷電路板之基板層數，即利用印刷電路板之內層數量控制，以達到不同板厚，使電子元件在組裝空間上達到降低高度，避免與機構干涉。

根據本發明之又一印刷電路板，是一多層印刷電路板，當欲蓋上外蓋時，由於在欲裝置電子元件之區域其基板層數小於整個印刷電路板之基板層數，因此電子元件並不會與外蓋內側突出部份或外蓋互相干擾，得以順利蓋上外蓋。更詳而言之，即不用讓電子元件刻意避開外蓋內側突出部份，也不會有無法組裝之困擾。因此當有複數個電子元件及複數個外蓋內側突出物時，只需將欲裝置電子元件之區域，利用印刷電路板之內層數量控制，以達到不同板厚即可，如此一來，不只可以大量節省印刷電路板之面積，更可以達到充分利用產品內部空間之要求。

實施例詳細說明：

參見第2A與2B圖，詳細說明本發明之印刷電路板。

第2A圖係顯示根據本發明第一實施例之印刷電路板示意圖，圖上所示係包含：一多層印刷電路板202；以及電子元件204、206。該多層印刷電路板202上具有至少一個區域其基板層數小於整個多層印刷電路板202之基板層數，即利用印刷電路板之內層基板數量控制，以達到不同板厚，使電子元件204、206在組裝空間上達到降低高度，避免與機構干涉之目的。

第2B圖係顯示第2A圖之根據本發明之第一實施例印刷

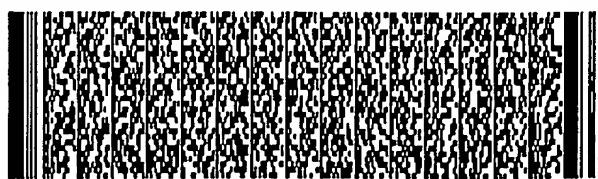
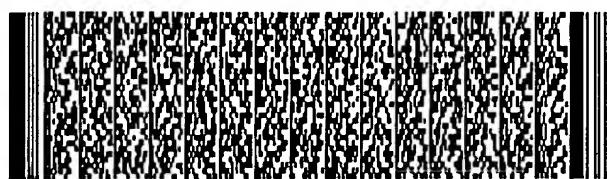


## 五、發明說明 (6)

電路板沿A-A的剖面圖。如圖上所示，該多層印刷電路板202是由大、中、小三片基板依序堆疊貼合成一階梯狀，依照電子元件之厚度不同，可以有不同層數之基板，且可以任意地控制所需之層數，而無須整層一致。亦即該多層印刷電路板202上具有至少一個區域其板厚小於整個多層印刷電路板202之板厚，也就是說，該區域之基板層數小於整個多層印刷電路板202之基板層數。

參見第3圖，圖上係顯示根據本發明之第二實施例之一外蓋與印刷電路板組裝示意圖，係包含：一多層印刷電路板302；一電子元件304、306；一上外蓋308；以及一下外蓋310。如圖所示，該多層電路板302是由七塊大、中、小等三種不同大小之基板依序堆疊貼合而成，該基板是以對稱之方式疊合。

在欲蓋上上外蓋308及下外蓋310時，由於印刷電路板302上具有至少一區域，該區域之基板層數小於整個多層印刷電路板302之基板層數，因此裝置於該等區域之電子元件304、306並不會與上外蓋308、下外蓋310互相干擾，此即表示不會有無法組裝之困擾產生，則該等電子元件304、306即可順利地佈局及組裝完成。因此，可以充分地利用電子產品內之有效空間，無需增加印刷電路板302之面積，此即表示大量地節省了印刷電路板302之面積，亦即節省印刷電路板302板材，便得以有效地降低成本；亦無需增大電子產品之體積，甚至可以縮小電子產品之體積，即可達到使電子產品縮小之目的。



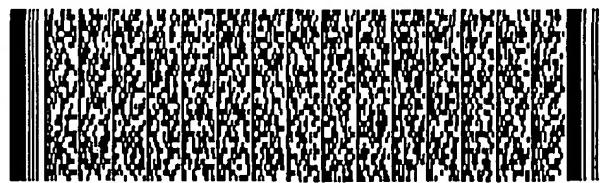
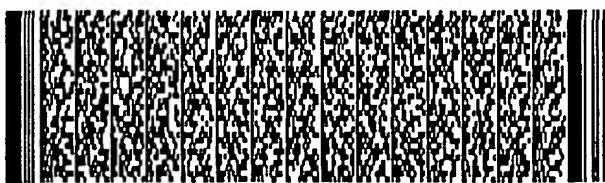
## 五、發明說明 (7)

又，在上述之實施例中，該等基板亦可以以不對稱之方式堆疊，即可依組裝之需要，任意地控制所需之基板層數、電路板之厚度。

參見第4圖，圖上係顯示根據本發明之第三實施例一外蓋與印刷電路板組裝分解圖。如圖上所示，係包括一多層印刷電路板402，由複數個相同大小之基板疊合而成，該等基板彼此之電性連接；一電子元件404、406，一上外蓋408；以及一孔洞412、414。在欲蓋上上外蓋408時，由於多層印刷電路板402上具有至少一孔洞412、414使得該區域之基板層數小於整個多層印刷電路板402之基板層數，因此裝置於該等孔洞412、414之電子元件404、406並不會與上外蓋408相互干擾，此即表示不會有無法組裝之困擾產生，則該等電子元件404、406即可順利地佈局及組裝完成。

因此，由上述之實施例可知，本發明之優點在於可彈性減少印刷電路板之內層數量，有效地降低板厚，使厚度較高之電子元件有充份組裝之空間可利用。也就是說，可以大量節省印刷電路板之面積，亦即節省印刷電路板板材，便得以有效地降低成本。

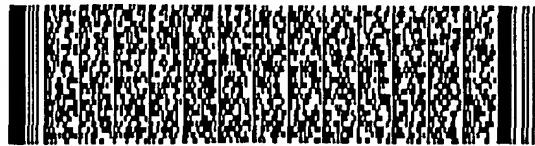
另外，雖然在本發明中未詳細說明，但是於複雜接腳之電子零件上，區域性地增加內層數量，使其接線可順利接通是可行的。更詳而言之，即在某些欲裝置較複雜接腳之電子元件區域，可以適度地增加內層數量，使該電子元件得以接通，而不需要為了配合此類複雜接腳之電子零



五、發明說明 (8)

件，而增加整體印刷電路板之基板層數。

雖然本發明已以數個較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，仍可作些許的更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



## 圖式簡單說明

為使本發明之上述及其他目的、特徵和優點能更明顯易懂，下文特舉數個具體之較佳實施例，並配合所附圖式做詳細說明。

### 圖式簡單說明：

第1A圖係顯示習知傳統印刷電路板之示意圖。

第1B圖係顯示第1A圖之一外蓋與傳統印刷電路板之組裝分解圖。

第2A圖係顯示根據本發明之第一實施例印刷電路板示意圖。

第2B圖係顯示第2A圖之根據本發明之第一實施例印刷電路板沿A-A的剖面圖。

第3圖係顯示根據本發明之第二實施例之一外蓋與印刷電路板組裝示意圖。

第4圖係顯示根據本發明之第三實施例一外蓋與印刷電路板組裝分解圖。

### 符號說明：

102 202 302 402：多層板印刷電路板

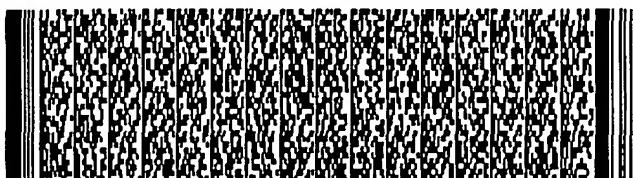
104 106 204 206 304 306 404 406：電子元件

108 308 408：上外蓋

110：外蓋內側突出部份

310：下外蓋

412 414：孔洞



## 六、申請專利範圍

1. 一種印刷電路板，包括：

一第一板，包括一第一電路；以及

一第二板，疊合於該第一板上，該第二板包括一第二電路電性連接於該第一電路，且該第二板小於該第一板。

2. 如申請專利範圍第1項所述之印刷電路板，其中，該第二板上設置有至少一孔洞。

3. 一種印刷電路板，包括：

一第一電路基板，包括一第一面、以及一第二面相對於該第一面；

一第二電路基板，疊合於該第一面上，該第二電路基板電性連接於該第一電路基板，且該第二電路基板小於該第一電路基板；以及

一第三電路基板，疊合於該第二面上，該第三電路基板電性連接於該第一電路基板，且該第三電路基板小於該第一電路基板。

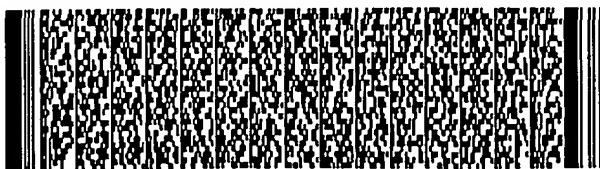
4. 如申請專利範圍第3項所述之印刷電路板，其中，該第二、三電路基板的大小相同。

5. 如申請專利範圍第3項所述之印刷電路板，其中，該第二電路基板上設置有至少一孔洞。

6. 如申請專利範圍第3項所述之印刷電路板，其中，該第三電路基板上設置有至少一孔洞。

7. 一種印刷電路板，包括：

複數個電路基板，以階梯狀方式疊合在一起且彼此電性連接。



## 六、申請專利範圍

8. 如申請專利範圍第7項所述之印刷電路板，其中，該等電路基板包括一第一電路基板、以及一第二電路基板小於該第一電路基板。

9. 如申請專利範圍第8項所述之印刷電路板，其中，該第二電路基板上設置有至少一孔洞。

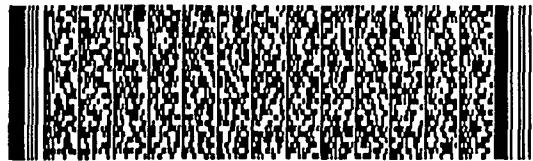
10. 一種印刷電路板，包括：

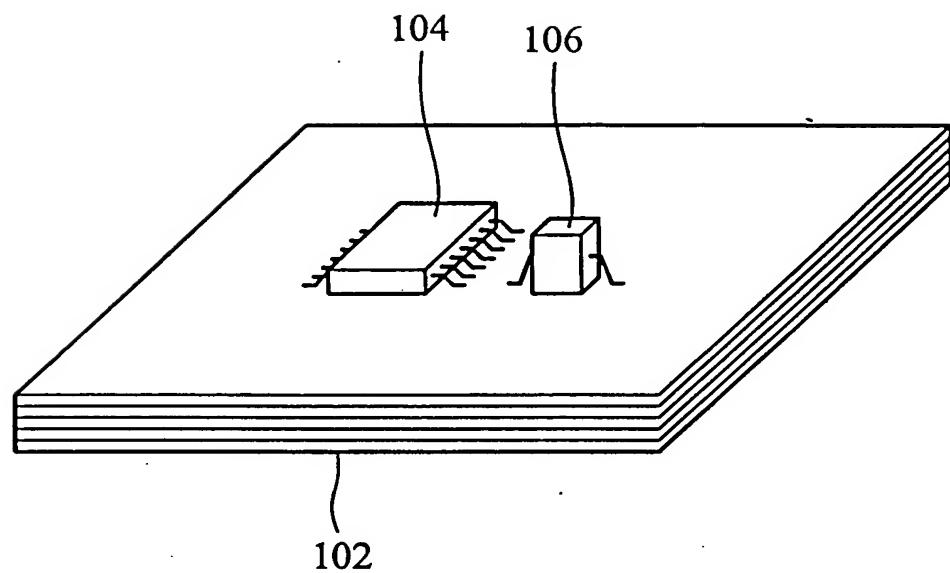
一第一板，包括一第一電路；

一第二板，疊合於該第一板上，該第二板包括一第二電路電性連接於該第一電路，該第二板上設置有至少一孔洞；以及

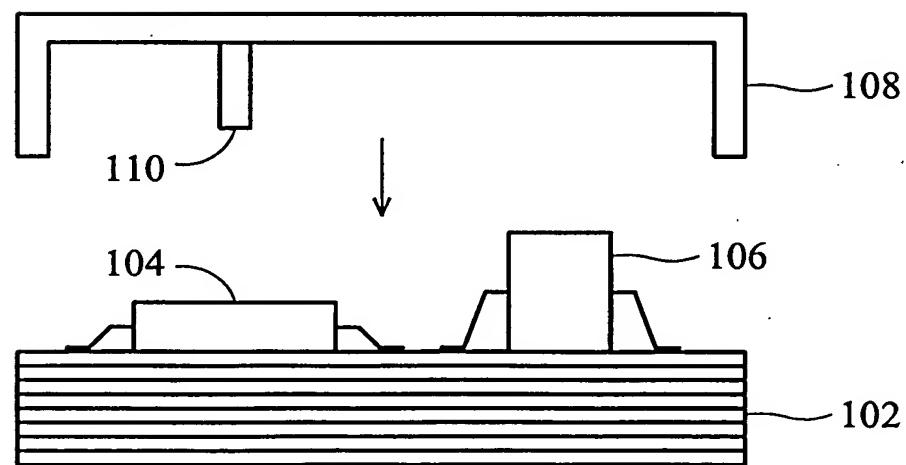
一第三板，疊合於該第二板上，該第三板包括一第三電路電性連接於該第二電路，該第三板上設置有至少一孔洞。

11. 如申請專利範圍第10項所述之印刷電路板，其中，該第二板與該第三板大小相同。

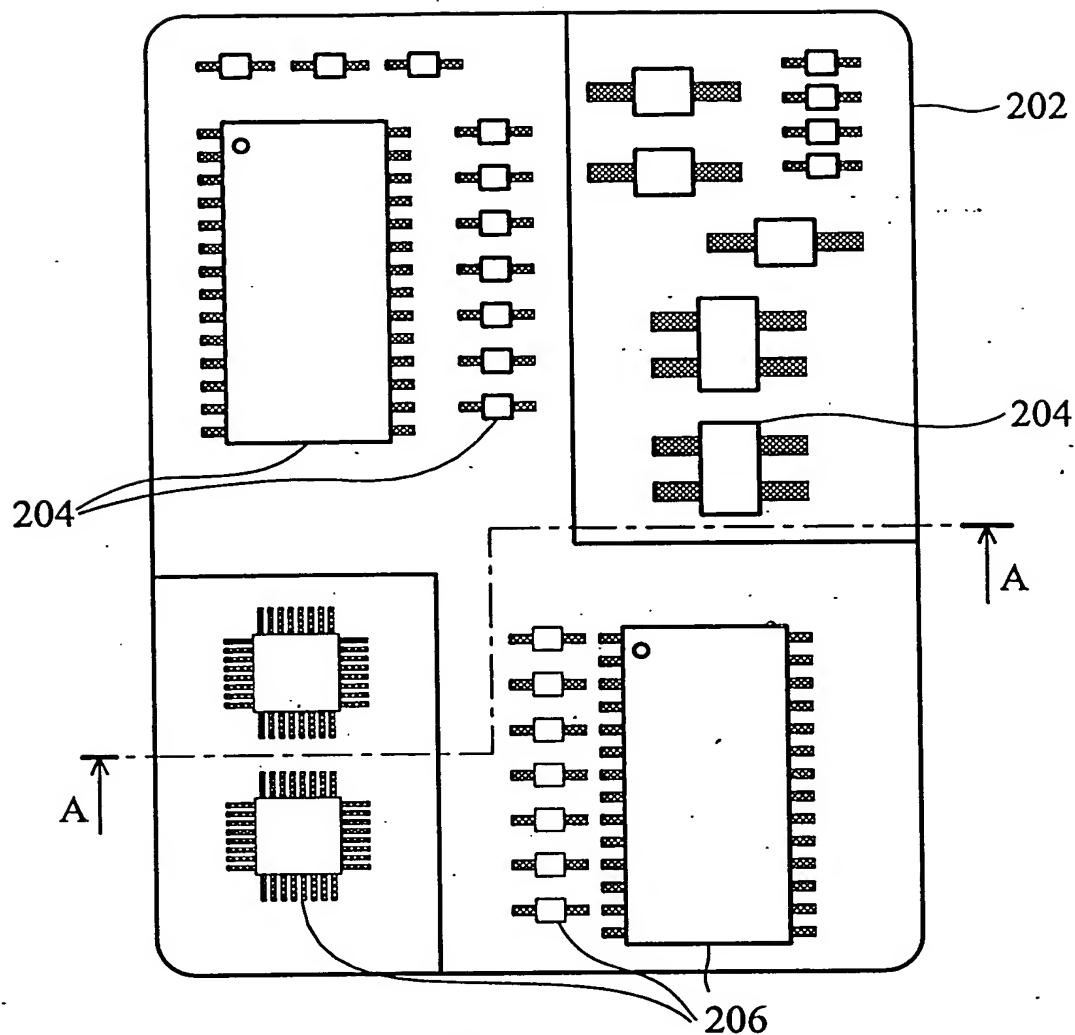




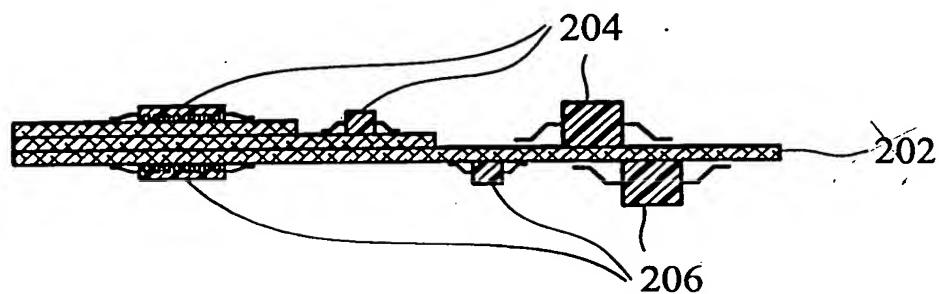
第 1A 圖



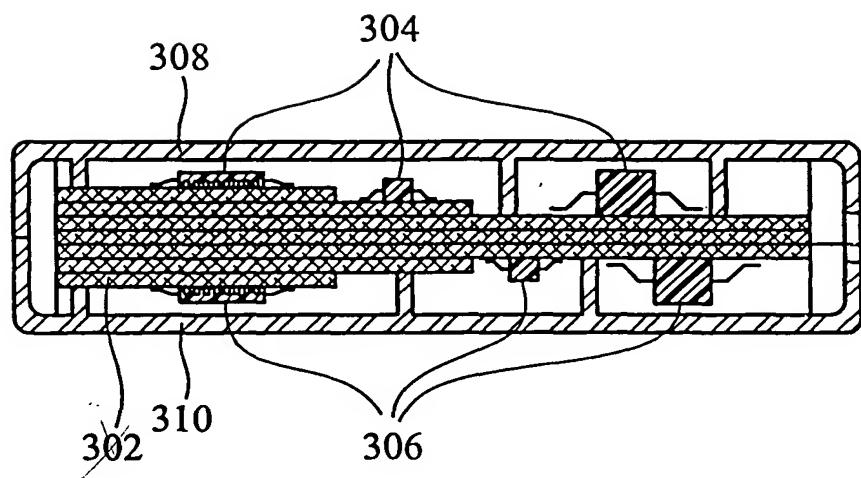
第 1B 圖



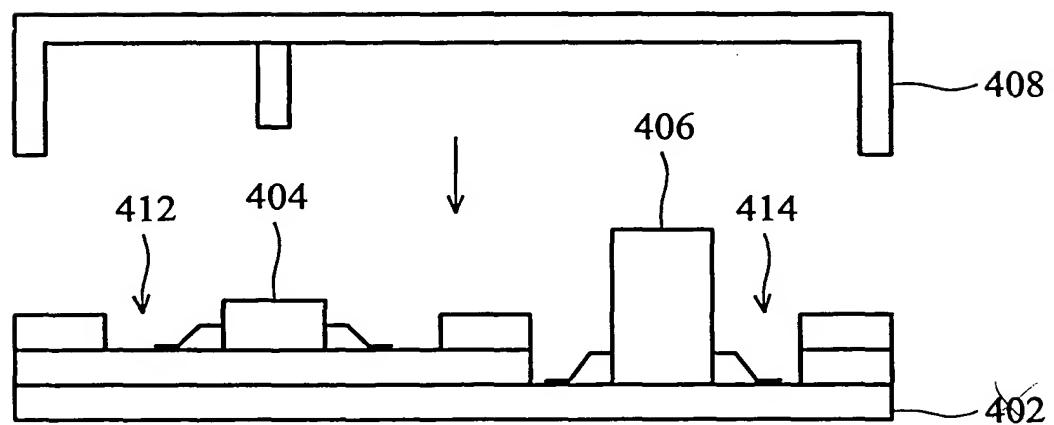
第 2A 圖



第 2B 圖

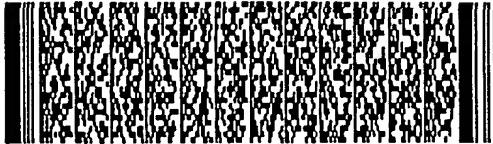


第 3 圖

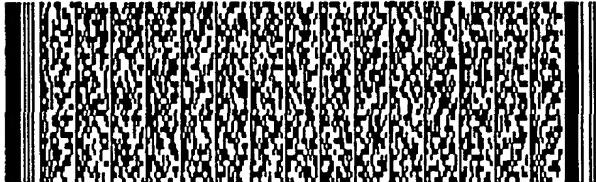


第 4 圖

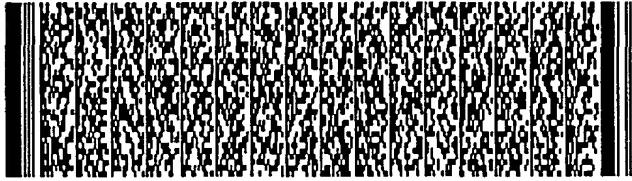
第 1/14 頁



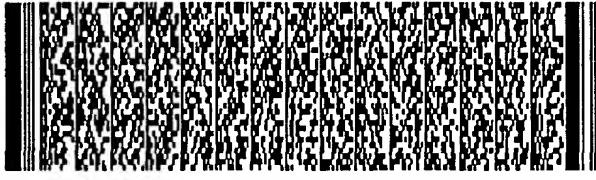
第 4/14 頁



第 5/14 頁



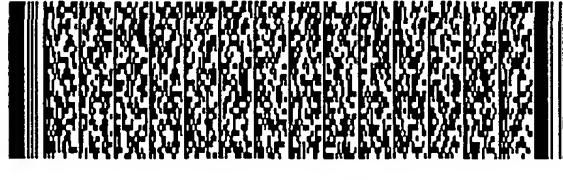
第 6/14 頁



第 7/14 頁



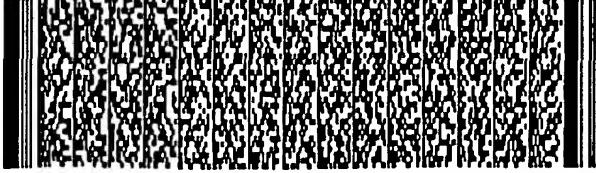
第 8/14 頁



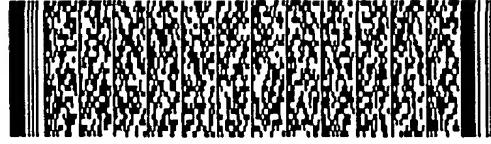
第 9/14 頁



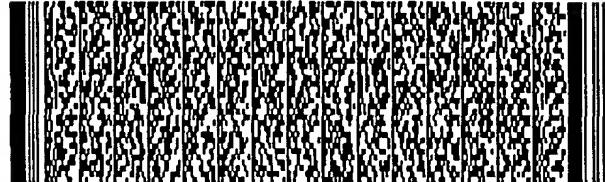
第 10/14 頁



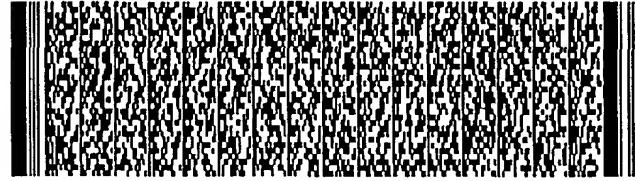
第 2/14 頁



第 4/14 頁



第 5/14 頁



第 6/14 頁



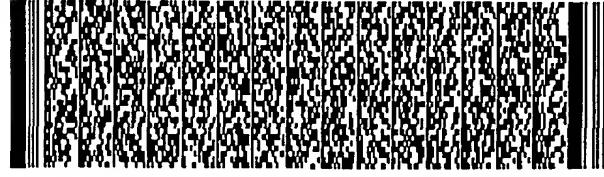
第 7/14 頁



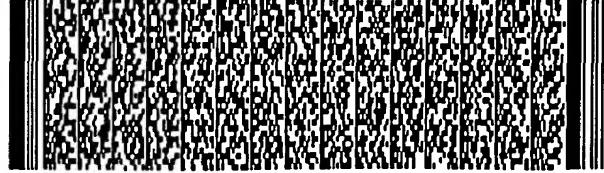
第 8/14 頁



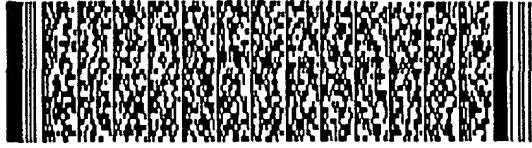
第 9/14 頁



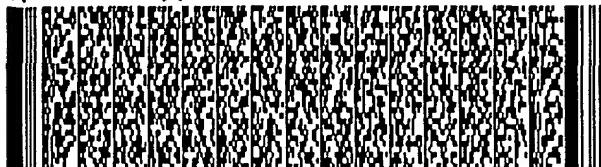
第 10/14 頁



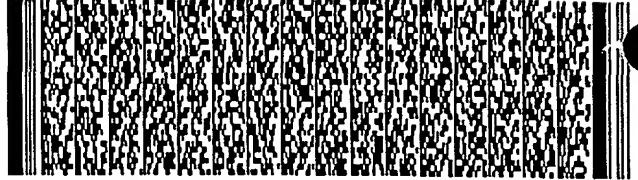
第 11/14 頁



第 13/14 頁



第 12/14 頁



第 14/14 頁

